

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

JPA 62-272384

(11) Publication number: 62272384 A

(43) Date of publication of application: 26.11.87

(51) Int. Cl

G06K 17/00
G11C 5/00
G11C 7/00

(21) Application number: 61117896

(71) Applicant: SHARP CORP

(22) Date of filing: 20.05.86

(72) Inventor: OKITA YOSHINORI

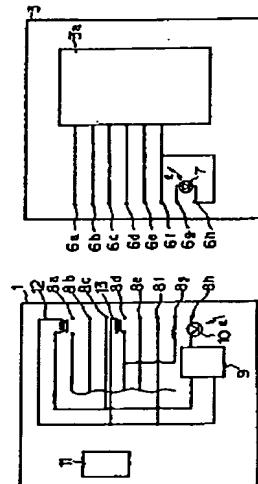
(54) PROCESSOR FOR IC CARD

COPYRIGHT: (C)1987,JPO&Japio

(57) Abstract:

PURPOSE: To prevent trouble for insertion by closing a switch only when an IC card is inserted and preventing a power supply terminal from being short-circuited to an earth terminal with a conductive member other than the IC card.

CONSTITUTION: When an IC card 3 is inserted to a processor 1, terminals 8g and 6g are brought into contact with each other and a current flows to a light emitting diode, and a phototransistor 10 is made conductive by reception of the emitted light, and a delay circuit 9 is operated to turn on lead switches 12 and 13. Terminals 6a and 6d of the IC card 3 are electrically connected to a power source 11 of the processor 1, and a main body circuit 3a of the IC card 3 starts driving. Each if a card-shaped conductive member like an iron plate is inserted to the processor 1, the photodiode 10 does not detect light emission, and therefore, the delay circuit 9 is not operated, and terminals 8a and 8d and an earth terminal 8f are not short-circuited.



⑪ 公開特許公報 (A)

昭62-272384

⑤Int.Cl.⁴G 06 K 17/00
G 11 C 5/00
7/00

識別記号

315

府内整理番号

B-6711-5B
6549-5B
6549-5B

⑩公開 昭和62年(1987)11月26日

審査請求 未請求 発明の数 1 (全5頁)

⑥発明の名称 I Cカードの処理装置

⑦特願 昭61-117896

⑧出願 昭61(1986)5月20日

⑨発明者 大喜多義憲 大阪市阿倍野区長池町22番22号 シャープ株式会社内

⑩出願人 シャープ株式会社 大阪市阿倍野区長池町22番22号

⑪代理人 弁理士 杉山毅至 外1名

明細書

1. 発明の名称

I Cカードの処理装置

2. 特許請求の範囲

1. I Cカードが挿入され、当該I Cカードに対してデータの書込、読出を行う処理装置であつて、

電源と、

前記I Cカードの挿入時に当該I Cカードの回路と接続する電源供給用端子と、

前記電源と前記電源供給用端子間を開閉するスイッチと、

I Cカードが挿入されたときに前記スイッチを閉じるスイッチ閉成手段と、

を具備することを特徴とするI Cカードの処理装置。

3. 発明の詳細な説明

<技術分野>

本発明は、I Cカードが挿入され、当該I Cカードに対してデータ読出、書込を行う処理装置に

関し、I Cカードの挿入時に当該I Cカードの回路と接続する電源供給用端子と電源間をスイッチによって開閉制御し、I Cカードが挿入されたときにのみ前記スイッチを閉成し、前記I Cカードの回路部に電源供給を成す様にしたものに関する。

<従来技術>

I Cカードは、第5図に示す通り、8ピンから成るコンタクト端子14を備え、当該コンタクト端子14中の2端子14a, 14bが電源取込用の端子となっている。

又、第6図に示すものがI Cカードの処理装置であつて、当該処理装置にも、前記I Cカードの端子14に対応して8ピンから成るコンタクト端子15が設けられている。

そして、前記端子14aと接触すべき端子15a及び前記端子14bと接触すべき端子15bは、夫々、I Cカードの回路部16に電源を供給する電源供給用端子であつて、両端子15a及び15bは処理装置内に設けられている電源(図示せず)と配線で電気的に接続されている。なお、端子

14c 及び 15c はアース端子となっている。

かかる従来の処理装置によると、ICカードの代わりに、鉄板等の導電性を有するカード状部材が挿入された場合、当該カード状部材によって前記処理装置の電源と接続している電源供給用端子 15a 及び 15b 並びにアース端子 15c がショートすることが起り、それが原因で処理装置が破壊されるという問題があった。

なお、第5図中の端子 14d 及び 14e、並びに、第6図中の端子 15d 及び 15e は、スペアの入出力端子で、通常は、ノンコネクト端子となっている。

＜発明の目的＞

本発明は、上記の事情に鑑み、処理装置の電源供給用端子と電源間をスイッチで開閉可能にし、ICカードが挿入されたときにのみ前記スイッチを閉じる構成にすることで、ICカード以外の導電部材によって前記電源供給用端子がアース端子とショートせず、挿入時のトラブルを防止することを目的とする。

ランプ 5c はエラー状態 (ERROR) を示すものである。

第2図に本発明の適用される ICカードの平面図を掲げる。

同図において、3 はカード本体を表わし、図示する如く、前記カード本体 3 上には 8 ピン (PIN) から成るコンタクト端子 6 が形成されている。

ここで、前記 ICカード 3 の回路構成につき、第3図を用いて説明する。

ICカード 3 は、内部に中央処理装置 CPU 及び EP-ROM を含むメモリから成る本体回路 8a を有する。

そして、前記本体回路 8a には、前述したコンタクト端子 6 を有する配線が接続されている。

コンタクト端子 6 の各端子 6a 乃至 6h の内容は下表の通りである。

＜実施例＞

以下、本発明の構成を実施例に即して説明する。

第1図は本発明の実施例に係る ICカードの処理装置を含むシステムを示すもので、図中、1 が処理装置である。

前記処理装置 1 は、前側面に ICカード挿入孔 2 を有し、ICカード 3 が前記挿入孔 2 から処理装置 1 の内部に挿入される。

前記処理装置 1 は、挿入された ICカード 3 からデータ読出を行ったり、或いは前記 ICカード 3 に対してデータ読出を行う。

又、図中、4 は前記処理装置 1 と電気的に接続される ICカード用端末機で、例えば、パーソナルコンピュータや POS レジスタ等から成る。

前記処理装置 1 には、3 つの表示ランプ 5a、5b、5c が設けられている。前記表示ランプ 5a は処理装置 1 の準備完了 (READY) を示すもので、又、前記表示ランプ 5b は挿入された ICカード 3 に対して読出、書込を実行していること (BUSY) を示すもので、さらに、前記表示

端子	内 容
6a	EP-ROM 書込電圧 Vpp (21V)
6b	クロック (CLOCK) 端子
6c	入出力 (I/O) 端子
6d	CPU 電源 Vcc (5V)
6e	リセット (RESET) 端子
6f	アース (GND) 端子
6g	ICカード確認用端子
6h	ICカード確認用端子

表

上表で明らかな様に、本実施例では、端子 6g 及び 6h を ICカード確認用端子としている。そして、両端子 6g、6h の間に発光ダイオード LED (発光二極管) 7 を挿入し、前記発光ダイオード 7 と各端子 6g、6h とを接続した。又、一方の端子 6h は前記アース (GND) 端子 6f の

配線と接続している。

前記 I C カード 3 の端子に対応させて処理装置 1 の回路を第4図の通り形成する。

同図において、8a乃至8hは処理装置1に設けられた端子であって、前記 I C カード 3 が挿入されたときに、当該 I C カード 3 の端子 6a乃至6hが、夫々、前記端子 8a乃至8hと接続する。

又、端子 8g の配線は前記端子 8d を電源 11 と接続するための配線と接続されている。

前記 I C カード 3 の端子 6a と接觸する端子 8a は、当該 I C カード 3 の本体回路 3a の E P - R O M 書込電圧を供給するための電源供給用端子であり、又、当該 I C カード 3 の端子 6d と接觸する端子 8d は、当該 I C カード 3 の本体回路 3a の C P U 電源を供給する電源供給用端子である。

そして、図中、9は遅延回路であって、当該遅延回路 9 にはフォトトランジスタ(受光素子)10が接続されると共に、前記端子 8a と前記処理装置 1 内に内蔵されている電源 11 間を開閉するリ

8g 及び 6g が接觸することによって電流が前記発光ダイオード 7 を流れ、これによって起る当該発光ダイオード 7 が発光し、当該発光ダイオード 7 の発光が前記フォトトランジスタ 10 によって受光される。

受光により前記フォトトランジスタ 10 が導通すると、当該フォトトランジスタ 10 から信号が前記遅延回路 9 に出力される。

その結果、前記遅延回路 9 は動作し、2つのリードスイッチ 12 及び 13 を共に ON とする。

この結果、前記 I C カード 3 の端子 6a 及び 6d は、前記処理装置 1 の電源と電気的に接続し各端子 6a 及び 6d から電源供給を受け、前記 I C カード 3 の本体回路 3a が駆動を開始する。なお、当該本体回路 3 の動作時には他の端子配線も利用される。

かかる構造のため、仮に、前記処理装置 1 に対して、I C カード 3 の代わりに、鉄板等のカード状導電部材を挿入したとしても、前記フォトダイオード 10 が発光を検知することができないため、前

ードスイッチ SW12 及び前記端子 8d と前記電源 11 間を開閉するリードスイッチ SW13 にも接続されている。

前記 2 つのリードスイッチ 12 及び 13 は、前記遅延回路 9 が動作したことに応答して ON となる(閉じる)もので、当該遅延回路 9 が動作しないときは、両リードスイッチ 12, 13 は OFF 状態にある(開いている)。

そして、本実施例では、前記 I C カード 3 を前記処理装置 1 に挿入して、当該 I C カード 3 の各端子 6a 乃至 6h が、夫々、当該処理装置 1 の各端子 8a 乃至 8h と接觸した後、前記 I C カード 3 の発光ダイオード 7 が発光したことを検知することによって、前記リードスイッチ 12, 13 を ON させ、これによって、前記 I C カード 3 の本体回路 3a に E P - R O M 書込電圧及び C P U 電源を自動的に供給することとした。

即ち、前記処理装置 1 のフォトトランジスタ 9 は、前記発光ダイオード 7 の発光を検知できる位置に設置されている。そして、挿入時に、端子

記遅延回路 9 が動作せず、ゆえに、前記リードスイッチ 11 及び 12 は OFF 状態となつたままとなって、前記端子 8a, 端子 8d 並びに端子 8f 間がショートしない。

なお、前記 I C カード 3 を前記処理装置 1 に挿入した後、当該 I C カード 3 を前記処理装置 1 から抜き取るまでは、前記発光ダイオード 7 の発光が継続し、これに伴って、前記フォトトランジスタ 10 が当該発光ダイオード 7 の発光を受光し、前記遅延回路 9 は前記リードスイッチ 12 及び 13 を ON 状態に維持する。しかし、前記 I C カード 3 を前記処理装置 1 から抜き去ったときは、前記フォトトランジスタ 10 の受光が成されず、この結果、前記遅延回路 9 が動作を停止し、前記リードスイッチ 12 及び 13 は共に OFF 状態に復帰する。

上述した如く、本実施例は、前記 I C カード 3 のノンコネクト端子 6g 及び 6h, 並びに前記処理装置 1 のノンコネクト端子 8g 及び 8h を利用して、I C カードの判別回路、即ち処理装置 1 に

挿入されたカード状部材が I C カードであるか否か確認する回路を形成している。

＜効 果＞

以上の様に本発明によれば、 I C カードが挿入され、当該 I C カードに対してデータの書込、読出を行う処理装置において、電源と、前記 I C カードの挿入時に当該 I C カードの回路と接続する電源供給用端子と、前記電源と前記電源供給端子間を開閉するスイッチと、 I C カードが挿入されたときに前記スイッチを閉成するスイッチ閉成手段を具備するから、挿入されたものが I C カードではないときは、前記スイッチが閉成状態にありこれによって前記電源供給用端子が前記電源と電気的に分離されるため、処理装置の電源電力が前記電源供給用端子とアース端子間に印加されることなく、その間四ショートが発生しないため、カード挿入時のトラブルを防げる。

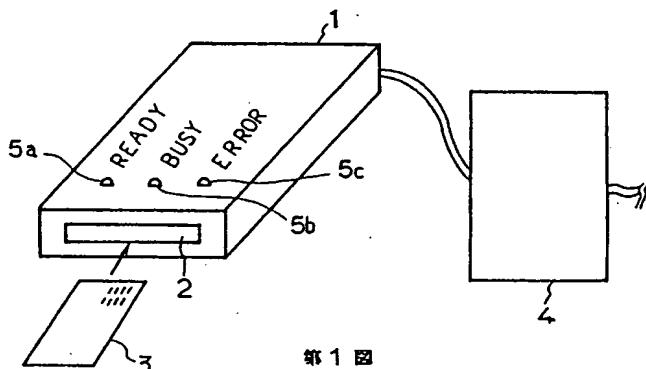
4. 図面の簡単な説明

第 1 図は本発明の実施例に係る I C カードの処理装置を含むシステム構成図、第 2 図は前記処理

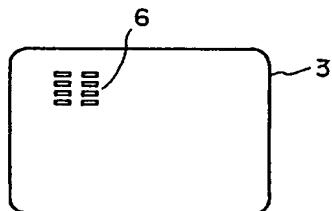
に挿入される I C カードの平面図、第 3 図は本発明の適用される I C カードの回路図、第 4 図は本発明の実施例に係る処理装置の回路図、第 5 図は従来の I C カードの回路図、第 6 図は従来の処理装置の回路図である。

1 … I C カードの処理装置、 2 … 挿入孔、
3 … I C カード、 7 … 発光ダイオード、
8 a, 8 d … 電源供給用端子、 8 f … アース端子、
9 … 遅延回路、 10 … フォトトランジスタ、
11 … 電源、 12, 13 … リードスイッチ。

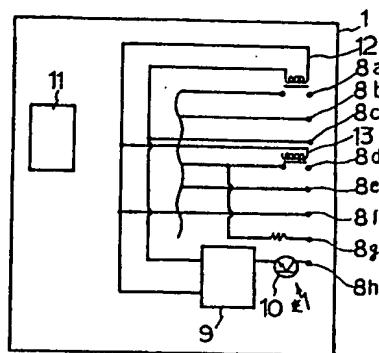
代理人 弁理士 杉 山 裕 至(他 1 名)



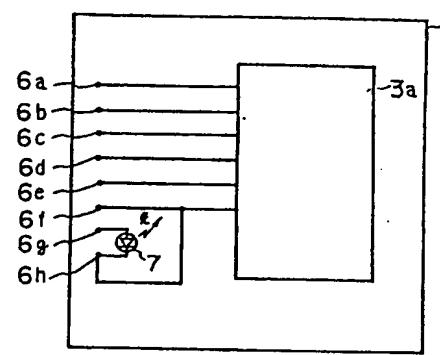
第 1 図



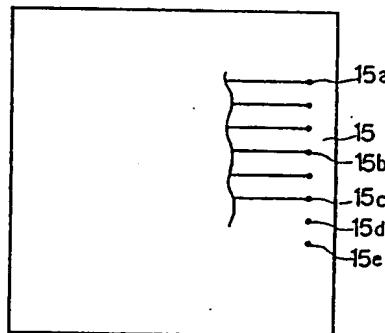
第 2 図



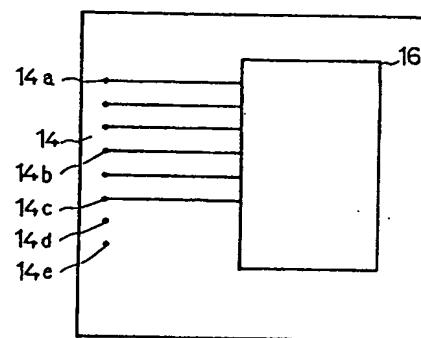
第4図



第3図



第6図



第5図